**Національний технічний університет України «Київський Політехнічний Інститут»**

**РЕФЕРАТ**

**з курсу «Архітектура комп’ютерів»**

Виконав студент 3 курсу

ФІОТ групи ІО-93

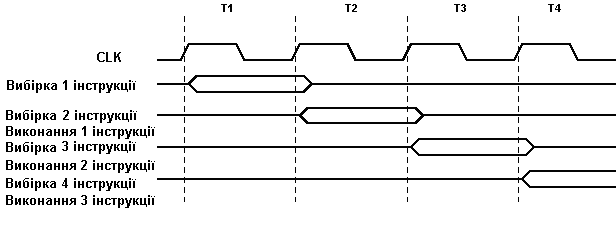
Глухенько Костянтин Анатолійович

Київ 2011

**1.Основні види архітектур**

**а)по формату команд**

Сучасна технологія програмування орієнтована на мови високого рівня (МВР), головна мета яких - полегшити процес програмування. Перехід до МВР, однак, породив серйозну проблему: складні оператори, характерні для МВР, істотно відрізняються від простих машинних операцій, що реалізуються в більшості обчислювальних машин. Проблема отримала назву семантичного розриву, а її наслідком стає недостатньо ефективне виконання програм на ОМ. Намагаючись подолати семантичний розрив, розробники обчислювальних машин в даний час вибирають один з трьох підходів і, відповідно, один з трьох типів АСК:  
  
- архітектуру з повним набором команд: CISC (Complex Instruction Set Computer);  
- архітектуру з скороченим набором команд: RISC (Reduced Instruction Set Computer);  
- архітектуру з командними словами надвеликої довжини: VLIW (Very Long Instruction Word).  
В обчислювальних машинах типу CISC проблема семантичного розриву вирішується за рахунок розширення системи команд, доповнення її складними командами, семантично аналогічними операторам МВР. Основоположником CISC-архітектури вважається компанія IBM, яка почала застосовувати даний підхід з сімейства машин IBM 360 і продовжує його в своїх потужних сучасних універсальних ОМ, таких як IBM ES/9000. Аналогічний підхід характерний і для компанії Intel в її мікропроцесорах серії 8086 і Pentium.  
  
**Для CISC-архітектури типові**:  
  
- наявність в процесорі порівняно невеликого числа регістрів загального призначення;  
- велика кількість машинних команд, деякі з них апаратно реалізують складні оператори МВР;  
- різноманітність способів адресації операндів;  
- безліч форматів команд різної розрядності;  
- наявність команд, де обробка поєднується зі зверненням до пам'яті.  
До типу CISC можна віднести практично всі ОМ, що випускалися до середини 1980-х років, і значну частину виробляються в даний час. Розглянутий спосіб вирішення проблеми семантичного розриву разом з тим веде до ускладнення апаратури ОМ, головним чином пристроя керування, що, в свою чергу, негативно позначається на продуктивності ОМ в цілому. Це змусило більш уважно проаналізувати програми, одержувані після компіляції з МВР. Був зроблений комплекс досліджень, в результаті яких виявилося, що частка додаткових команд, еквівалентних операторам МВР, у загальному обсязі програм не перевищує 10-20%, а для деяких найбільш складних команд навіть 0,2%. У той же час обсяг апаратних засобів, необхідних для реалізації додаткових команд, зростає досить істотно. Так, ємність мікропрограмного пам'яті при підтримці складних команд може збільшуватися на 60%. Детальний аналіз результатів згаданих досліджень привів до серйозного перегляду традиційних рішень, наслідком чого стала поява RISC-архітектури. Термін RISC вперше був використаний Д. Паттерсоном і Д. Дітцель в 1980 році. Ідея полягає в обмеженні списку команд ОМ найбільш часто використовуваними найпростішими командами, що оперують даними, розміщеними тільки в регістрах процесорах. Звернення до пам'яті допускається лише за допомогою спеціальних команд читання і запису. Різко зменшено кількість форматів команд і способів вказівки адрес операндів. Скорочення числа форматів команд та їх простота, використання обмеженої кількості способів адресації, відділення операцій обробки даних від операцій звернення до пам'яті дозволяє істотно спростити апаратні засоби ВМ і підвищити їх швидкодію. RISC-архітектура розроблялася таким чином, щоб зменшити TВІЧ за рахунок скорочення CPI і I /. Як наслідок, реалізація складних команд за рахунок послідовності з простих, але швидких RISC-команд виявляється не менш ефективною, ніж апаратний варіант складних команд в CISC-архітектури. Відзначимо, що в останніх мікропроцесорах фірми Intel і AMD широко використовуються ідеї, властиві RISC-архітектурі, так що багато розходжень між CISC і RISC поступово стираються.  
**Особливості МК RISC архітектури**   
У процесорах з RISC-архітектурою набір команд, що виконуються, скорочений до мінімуму. До МК із *RISC*-процесором відносяться МК *AVR* фірми *Atmel,* МК *PIC16 і PIC17* *(Peripheral Interface Controller)* фірми *Microchip* і інші.   
*RISC* МК мають наступні характерні риси.   
1. Всі команди мають *формат фіксованої довжини* (наприклад, 12, 14 або 16 біт).   
2. Вибірка команди з пам'яті і її виконання *здійснюється за один цикл (такт) синхронізації,* що ілюструється рис. 1.   
  
*Рис. 1. Паралельні вибірки і виконання інструкцій.*   
3.Система команд процесора припускає можливість *рівноправного використання всіх регістрів* процесора. У МК із *RISC*-процесором усі регістри (часто й акумулятор) розташовуються по адресах, що явно задаються. Це забезпечує додаткову гнучкість при виконанні ряду операцій.   
На перший погляд, МК із *RISC*-процесором повинні мати більш високу продуктивність у порівнянні з *CISC* МК при одній і тій же тактовій частоті внутрішньої магістралі ВКМ. Однак на практиці питання про продуктивність більш складне і неоднозначне.   
По-перше, оцінка продуктивності МК за часом виконання команд різних систем (*RISC* і *CISC*) не зовсім коректна. Звичайно продуктивність МП і МК прийнято оцінювати числом операцій пересилання «регістр-регістр», що можуть бути виконані протягом однієї секунди. У МК із *CISC-*процесором час виконання операції «регістр-регістр» складає від 1 до 3 циклів, що, здавалося б, уступає продуктивності МК із *RISC*-процесором. Однак прагнення до скорочення формату команд *RISC-*процесора приводить до змушеного обмеження числа доступних в одній команді регістрів. Так, наприклад, системою команд МК *PIC16* передбачена можливість пересилання результату операції тільки в один із двох регістрів — регістр-джерело операнда або робочий регістр. Таким чином, операція пересилання вмісту одного з доступних регістрів в іншій (не джерело операнда і не робочий) потребує використання двох команд. Така необхідність часто виникає при пересиланні вмісту одного з регістрів загального призначення (РЗП) в один з портів МК. У той же час, у системі команд більшості *CISC*-процесорів присутні команди пересилання вмісту РЗП в один з портів введення-виведення. Тобто більш складна система команд іноді дозволяє реалізувати більш ефективний спосіб виконання операції.   
По-друге, оцінка продуктивності МК по швидкості пересилання «регістр-регістр» не враховує особливостей конкретного реалізованого алгоритму керування. Так, при розробці швидкодіючих пристроїв автоматизованого керування основну увагу варто приділяти *часу виконання операцій множення* *і розподілу* при реалізації рівнянь різних передаточних функцій. А при реалізації пульта дистанційного керування побутовою технікою варто оцінювати *час виконання логічних функцій*, що використовуються при опитуванні клавіатури і генерації послідовної кодової посилки керування. *Тому в критичних ситуаціях, що вимагають високої швидкодії, варто оцінювати продуктивність на множині тих операцій, що переважно використовуються в алгоритмі керування і мають обмеження за часом виконання.*   
По-третє, необхідно ще враховувати, що зазначені в довідкових даних на МК частоти синхронізації звичайно відповідають частоті кварцового резонатора, що підключається, у той час як тривалість циклу центрального процесора визначається частотою обміну по ВКМ. Співвідношення цих частот індивідуально для кожного МК і повинно бути прийняте в розрахунок при порівнянні продуктивності різних моделей контролерів.



Крім CISC-і RISC-архітектур в загальній класифікації існує ще **архітектура з командними словами надвеликої довжини (VLIW)**. Концепція VLIW базується на RISC-архітектурі, де кілька простих RISC-команд об'єднуються в одну наддовгу команду і виконуються паралельно. У плані АСК архітектура VLIW порівняно мало відрізняється від RISC. З'явився лише додатковий рівень паралелізму обчислень, в силу чого архітектуру VLIW логічніше адресувати не до обчислювальних машин, а до обчислювальних систем.

Архітектура машин з дуже довгим командним словом (VLIW - Very Long Instruction Word) дозволяє скоротити об'єм обладнання, необхідного для реалізації паралельної видачі декількох команд, і потенційно чим більша кількість команд видається паралельно, тим більше ця економія. Наприклад, суперскалярна машина, що забезпечує паралельну видачу двох команд, вимагає паралельного аналізу двох кодів операцій, шести полів номерів регістрів, а також того, щоб динамічно аналізувалася можливість видачі однієї або двох команд і виконувалося розподіл цих команд по функціональним пристроям. Хоча вимоги за обсягом апаратури для паралельної видачі двох команд залишаються досить помірними, і можна навіть збільшити ступінь розпаралелювання до чотирьох (що застосовується в сучасних мікропроцесорах), подальше збільшення кількості видаваних паралельно для виконання команд призводить до наростання складності реалізації через необхідність визначення порядку проходження команд та існуючих між ними залежностей.  
  
Архітектура VLIW базується на безлічі незалежних функціональних пристроїв.Замість того, щоб намагатися паралельно видавати в ці пристрої незалежні команди, в таких машинах декілька операцій упаковуються в одну дуже довгу команду. При цьому відповідальність за вибір паралельно видаються для виконання операцій повністю лягає на компілятор, а апаратні засоби, необхідні для реалізації суперскалярної обробки, просто відсутні.  
  
WLIW-команда може включати, наприклад, дві цілочисельні операції, дві операції з плаваючою точкою, дві операції звернення до пам'яті та операцію переходу.Така команда буде мати набір полів для кожного функціонального пристрою, можливо від 16 до 24 біт на пристрій, що призводить до команди завдовжки від 112 до 168 біт.

Для машин з VLIW-архітектурою був розроблений новий метод планування видачі команд, названий "трасувальним плануванням". При використанні цього методу з послідовності вихідної програми генеруються довгі команди шляхом перегляду програми за межами базових блоків. Базовий блок - це лінійна ділянка програми без розгалужень.   
  
З точки зору архітектурних ідей машину з дуже довгим командним словом можна розглядати як розширення RISC-архітектури. Як і в RISC-архітектурі апаратні ресурси VLIW-машини надані компілятору, та ресурси плануються статично. У машинах з дуже довгим командним словом до цих ресурсів належать конвеєрні функціональні пристрої, шини та банки пам'яті. Для підтримки високої пропускної здатності між функціональними пристроями та регістрами необхідно використовувати декілька наборів регістрів. Апаратне вирішення конфліктів виключається і перевага віддається простій логіці управління. На відміну від традиційних машин регістри і шини не резервуються, а їх використання повністю визначається під час компіляції.   
  
У машинах типу VLIW, крім того, цей принцип заміни управління під час виконання програми плануванням під час компіляції поширений на системи пам'яті. Для підтримки зайнятості конвеєрних функціональних пристроїв повинна бути забезпечена висока пропускна здатність пам'яті. Одним із сучасних підходів до збільшення пропускної здатності пам'яті є використання розшарування пам'яті.Однак у системі з розшарованої пам'яттю виникає конфлікт банку, якщо банк зайнятий попереднім зверненням. У звичайних машинах стан зайнятості банків пам'яті відстежується апаратно і перевіряється, коли видається команда, виконання якої пов'язане із зверненням до пам'яті. У машині типу VLIW ця функція передана програмних засобів. Можливі конфлікти банків визначає спеціальний модуль компілятора - модуль запобігання конфліктам.   
  
Виявлення конфліктів не є завданням оптимізації, це скоріше функція контролю коректності виконання операцій. Компілятор повинен бути здатний визначати, що конфлікти неможливі або, в іншому випадку, допускати, що може виникнути найгірша ситуація. У певних ситуаціях, наприклад, в тому випадку, коли проводиться звернення до масиву, а індекс обчислюється під час виконання програми, простого рішення тут немає. Якщо компілятор не може визначити, що конфлікт не відбудеться, операції не можуть плануватися для паралельного виконання, а це веде до зниження продуктивності.   
  
Компілятор з трасувальним плануванням визначає ділянку програми без зворотних дуг (переходів назад), яка стає кандидатом для складання розкладу. Зворотні дуги зазвичай є в програмах з циклами. Для збільшення розміру тіла циклу широко використовується методика розкрутки циклів, що призводить до утворення великих фрагментів програми, які не містять зворотних дуг. Якщо дана програма, що містить тільки переходи вперед, компілятор робить евристичне передбачення вибору умовних гілок. Шлях, що має найбільшу ймовірність виконання (його називають трасою), використовується для оптимізації, що проводиться з урахуванням залежностей за даними між командами і обмежень апаратних ресурсів. Під час планування генерується довге командне слово. Всі операції довгого командного слова видаються одночасно і виконуються паралельно.   
  
Після обробки першої траси планується наступний шлях, що має найбільшу ймовірність виконання (попередня траса більше не розглядається). Процес упаковки команд послідовної програми в довгі командні слова продовжується до тих пір, поки не буде оптимізована вся програма.   
  
Ключовою умовою досягнення ефективної роботи VLIW-машини є коректне пророкування вибору умовних гілок. Відзначено, наприклад, що прогноз умовних гілок для наукових програм часто виявляється точним. Повернення назад є у всіх ітераціях циклу, за винятком останньої. Таким чином, "прогноз", який вже дається самими переходами назад, буде коректним в більшості випадків. Інші умовні гілки, наприклад гілку обробки переповнення та перевірки граничних умов (вихід за межі масиву), також надійно передбачувані.

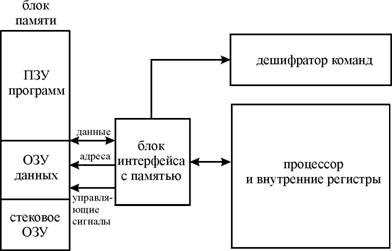
Таблиця дозволяє оцінити найбільш істотні відмінності в архітектурах типу CISC, RISC і VLIW.

Порівнювальна характеристика CISC-, RISC- и VLIW-архітектур

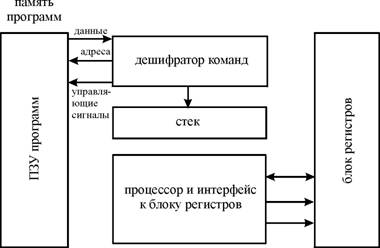
|  |  |  |  |
| --- | --- | --- | --- |
| **Характеристика** | **CISC** | **RISC** | **VLIW** |
| Довжина команди | Варіюється | Єдина | Єдина |
| Розташування нулів в команді | Варіюється | Незмінне | Незмінне |
| Кількість регістрів | Декілька (часто спеціалізованих) | Багато регістрів загального призначення | Багато регістрів загального призначення |
| Доступ до пам’яті | Може виконуватись як частина команд різних типів | Виконується тільки спеціальними командами | Виконується тільки спеціальними командами |

**б)за способом виборки команд**

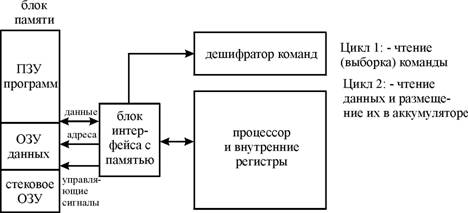
Багато років тому уряд Сполучених Штатів дало завдання Гарвардському і Прінстонському університетам розробити архітектуру комп'ютера для військово морської артилерії. Прінстонський університет розробив комп'ютер, який мав спільну пам'ять для зберігання програм і даних. Така архітектура комп'ютерів більше відома як архітектура Фон-Неймана на ім'я наукового керівника цієїрозробки.



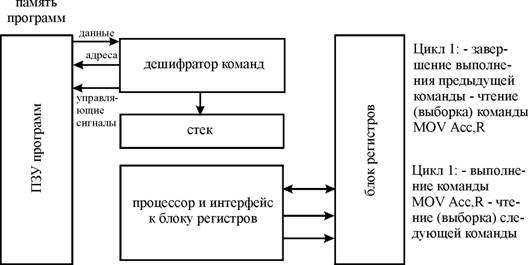
У цій архітектурі блок інтерфейсу з пам'яттю виконує арбітраж запитів до пам'яті,забезпечуючи вибірку команд, читання і запис даних, що розміщуються в пам'яті або внутрішніх регістрах. Може здатися, що блок інтерфейсу є найбільш вузьким місцем між процесором і пам'яттю, оскільки одночасно з даними потрібно вибирати з пам'яті чергову команду. Однак у багатьох процесорах з архітектурою Принстонської ця проблема вирішується шляхом вибірки наступної команди під час виконання попередньої. Така операція називається попередньою вибіркою(«предвибірка»), і вона реалізується в більшості процесорів з такою архітектурою.  
  
   
  
Гарвардський університет представив розробку комп'ютера, в якому для зберігання програм, даних і стека використовувалися окремі банки пам'яті.



Прінстонська архітектура виграла змагання, так як вона більше відповідала рівню технології того часу. Використання спільної пам'яті виявилося кращим через ненадійність лампової електроніки (це було до широкого розповсюдження транзисторів) - при цьому виникало менше відмов.  
  
Гарвардська архітектура майже не використовувалася до кінця 70-х років, коли виробники мікроконтролерів зрозуміли, що ця архітектура дає переваги пристроям, які вони розробляли.  
  
Основною перевагою архітектури Фон Неймана є те, що вона спрощує пристрій мікропроцесора, так як реалізує звертання тільки до однієї спільної пам'яті. Для мікропроцесорів найважливішим є те, що вміст ОЗП (RAM - Random Access Memory) може бути використано як для зберігання даних, так і для зберігання програм. У деяких додатках програмі необхідно мати доступ до вмісту стека. Все це надає велику гнучкість для розробника програмного забезпечення, перш за все в області операційних систем реального часу.  
  
Гарвардська архітектура виконує команди за меншу кількість тактів, ніж архітектура Фон Неймана. Це обумовлено тим, що у Гарвардській архітектурі більше можливостей для реалізації паралельних операцій. Вибірка наступної команди може відбуватися одночасно з виконанням попередньої команди, і немає необхідності зупиняти процесор на час вибірки команди.  
  
Наприклад, якщо процесору з Принстонською архітектурою необхідно зчитати байт і помістити його в акумулятор, то він виробляє послідовність дій, показану на малюнку. У першому циклі з пам'яті вибирається команда, в наступному циклі дані, які повинні бути поміщені в акумулятор, зчитуються з пам'яті.



У Гарвардській архітектури, що забезпечує більш високу ступінь паралелізму операцій, виконання поточної операції може поєднуватися з вибіркою наступної команди. Команда також виконується за два цикли, але вибірка чергової команди проводиться одночасно з виконанням попередньої. Таким чином, команда виконується всього за один цикл (під час читання наступної команди).

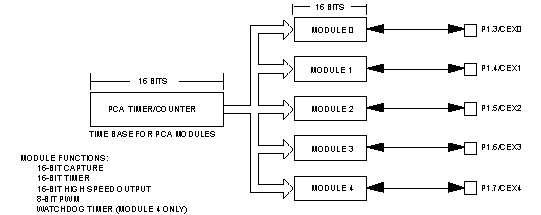


Цей метод реалізації операцій («паралелізм») дозволяє командам виконуватися за однакове число тактів, що дає можливість більш просто визначити час виконання циклів і критичних ділянок програми. Ця обставина є особливо важливою при виборі мікроконтролера для додатків, де потрібно суворе забезпечення заданого часу виконання.  
  
Наприклад, мікроконтроллер PIC фірми Microchip виконує будь-яку команду, крім тих, які модифікують вміст програмного лічильника, за чотири такту (один цикл).Це спрощує реалізацію критичних до часу процедур проти микроконтроллера Intel 8051, де для виконання команд може знадобитися від 12 до 64 тактів.  
  
Слід зазначити, що такі загальні способи порівняння продуктивності не слід використовувати для всіх процесорів і мікроконтролерів, в яких реалізуються ці дві архітектури. Порівняння краще проводити стосовно до певної програми. Різні архітектури та пристрої мають свої специфічні особливості, які дозволяють найкращим чином реалізувати ті чи інші програми. У деяких випадках конкретний додаток може бути виконано тільки з використанням певної архітектури і специфічних особливостей мікроконтролера.  
  
Багато хто, ймовірно, подумають, що Гарвардська архітектура - це єдино правильний вибір. Але Гарвардська архітектура є недостатньо гнучкою для деяких програмних процедур, які потрібні для реалізації ряду програм.

**Класифікація одно кристальних ЕВМ**

В даний час випускається цілий ряд типів МК. Всі ці прилади можна умовно розділити на три основні класи:  
♣ 8-розрядні МК для вбудованих додатків;  
♣ 16 - і 32-розрядні МК;  
♣ цифрові сигнальні процесори (DSP).  
Найбільш поширеним представником сімейства МК є 8-розрядні прилади, широко використовуються в промисловості, побутовій та комп'ютерній техніці. Вони пройшли в своєму розвитку шлях від найпростіших приладів з відносно слаборозвиненою периферією до сучасних багатофункціональних контролерів, які забезпечують реалізацію складних алгоритмів керування в реальному масштабі часу. Причиною життєздатності 8-розрядних МК є використання їх для управління реальними об'єктами, де застосовуються, в основному, алгоритми з переважанням логічних операцій, швидкість обробки яких практично не залежить від розрядності процесора.  
Зростанню популярності 8-розрядних МК сприяє постійне розширення номенклатури виробів, що випускаються такими відомими фірмами, як Motorola, Microchip, Intel, Zilog, Atmel і багатьма іншими. Сучасні 8-розрядні МК володіють, як правило, рядом відмінних ознак. Перелічимо основні з них:  
♣ модульна організація, при якій на базі одного процесорного ядра (центрального процесора) проектується ряд (лінійка) МК, що розрізняються обсягом і типом пам'яті програм, обсягом пам'яті даних, набором периферійних модулів, частотою синхронізації;  
♣ використання закритої архітектури МК, яка характеризується відсутністю ліній магістралей адреси і даних на висновках корпусу МК. Таким чином, МК являє собою закінчену систему обробки даних, нарощування можливостей якої з використанням паралельних магістралей адреси і даних не передбачається;  
♣ використання типових функціональних периферійних модулів (таймери, процесори подій, контролери послідовних інтерфейсів, аналого-цифрові перетворювачі тощо), що мають незначні відмінності в алгоритмах роботи в МК різних виробників;  
♣ розширення числа режимів роботи периферійних модулів, які задаються в процесі ініціалізації регістрів спеціальних функцій МК.  
При модульному принципі побудови всі МК одного сімейства містять процесорне ядро, однакове для всіх МК даного сімейства, і змінюваний функціональний блок, який відрізняє МК різних моделей. Процесорне ядро ​​включає в себе:  
♣ центральний процесор;  
♣ внутрішню контролерну магістраль (ВКМ) у складі шин адреси, даних і управління;  
♣ схему синхронізації МК;  
♣ схему управління режимами роботи МК, включаючи підтримку режимів зниженого енергоспоживання, початкового запуску (скиду) і т.д.  
Змінний функціональний блок включає в себе модулі пам'яті різного типу й обсягу, порти введення / виводу, модулі тактових генераторів (Г), таймери. У відносно простих МК модуль обробки переривань входить до складу процесорного ядра. У більш складних МК він являє собою окремий модуль з розвиненими можливостями. До складу змінюваного функціонального блоку можуть входити і такі додаткові модулі як компаратори напруги, аналого-цифрові перетворювачі (АЦП) та інші. Кожен модуль проектується для роботи в складі МК з урахуванням протоколу ВКМ. Даний підхід дозволяє створювати різноманітні за структурою МК в межах одного сімейства.

**Огляд мікроконтролерів різних фірм**

**Сімейство мікроконтролерів Intel**  
  
*Мікроконтролери сімейства MCS-51.*  
  
Біля витоків виробництва мікроконтролерів стоїть фірма Intel з родинами восьмирозрядних мікроконтролерів 8048 і 8051. Архітектура MCS-51 отримала свою назву від першого представника цього сімейства - мікроконтролера 8051, випущеного в 1980 році на базі технології HMOS. Вдалий набір периферійних пристроїв, можливість гнучкого вибору зовнішньої або внутрішньої програмної пам'яті і прийнятна ціна забезпечили цьому мікроконтролеру успіх на ринку. З точки зору технології мікроконтролер 8051 був для свого часу дуже складним виробом - у кристалі було використано 128 тис. транзисторів, що в 4 рази перевищувало кількість транзисторів в 16-розрядному мікропроцесорі 8086.  
  
Основними елементами базової архітектури є:  
- 8-розрядне АЛП на основі акумуляторної архітектури;  
- 4 банки регістрів, по 8 у кожному;  
- Вбудована пам'ять програм 4Кбайт;  
- Внутрішній ОЗП 128 байт;  
- Булевий процесор  
-2 Шестнадцатіразрядних таймери;  
- Контролер послідовного каналу (UART);  
- Контролер обробки переривань з двома рівнями пріоритетів;  
- Чотири 8-розрядних порта введення / виводу, два з яких використовуються в якості шини адреси / даних для доступу до зовнішньої пам'яті програм і даних;  
- Вбудований тактовий генератор.  
  
Саме цей мікроконтроллер найбільш відомий розробникам і є популярним засобом управління в пристроях самого широкого кола. Є безліч емуляторів, відладчиків і програматорів мікросхем 8051, тому з розробкою програмного забезпечення немає ніяких труднощів.  
  
Наступним принциповим кроком у розвитку MCS-51 став переклад технології виготовлення на CHMOS. Це дозволило реалізувати режими Idle і Power Down, що дозволили різко знизити енергоспоживання кристала і відкрили дорогу до застосування мікроконтролера в енергозалежних додатках, наприклад, в автономних приладах з батарейним харчуванням.  
  
І останнім принциповим етапом розвитку цього напряму фірмою Intel в рамках 8-бітної архітектури став випуск мікроконтролерів 8xC51FA/FB/FC, які для стислості часто позначаються як 8xC51FX. Головною відмітною особливістю цієї групи кристалів є наявність у них масиву програмованих лічильників (PCA). Структурна схема PCA представлена ​​на рис.2.  
  
До складу PCA входять:  
  
- 16-розрядний таймер-лічильник;  
- 5 Шестнадцатіразрядних модулів вибірки і порівняння, кожен з яких пов'язаний зі своєю лінією порту вводу-виводу мікроконтролера.  
Таймер-лічильник обслуговує всі п'ять модулів вибірки і порівняння, які можуть бути запрограмовані на виконання однієї з наступних функцій:  
  
- 16-бітова вибірка значення таймера по позитивному фронту зовнішнього сигналу;  
- 16-бітова вибірка значення таймера по негативному фронту зовнішнього сигналу;  
- 16-бітова вибірка значення таймера по будь-якому фронту зовнішнього сигналу;  
- 16-бітний програмний таймер;  
- 16-бітове пристрій швидкісного виводу (HSO);  
- 8-бітний ШІМ  
Виконання всіх перерахованих функцій відбувається в PCA на апаратному рівні і не завантажує центральний процесор, що дозволяє підвищити загальну пропускну здатність системи, підвищити точність вимірювань та відпрацювання сигналів і знизити час реакції мікроконтролера на зовнішні події, що особливо важливо для систем реального часу. Реалізований в 8xC51FX PCA виявився настільки вдалим, що архітектура мікроконтролерів FX стала промисловим стандартом де-факто, а сам PCA багаторазово відтворювався в різних модифікаціях мікроконтролерів різних фірм.  
  
*Мікроконтролери сімейства MCS-251.*  
  
Спочатку найбільш "вузькими" місцями архітектури MCS-51 були 8-розрядний АЛП на базі акумулятора і відносно повільне виконання інструкцій (для виконання самих швидких інструкцій потрібно 12 періодів тактової частоти). Це обмежувало застосування мікроконтролерів сімейства в додатках, що вимагають підвищеної швидкодії і складних обчислень (16 - і 32 - бітових). Нагальним стало питання принципової модернізації старої архітектури. Проблема модернізації ускладнювалася тим, що до початку 90-х років вже була створена маса напрацювань у галузі програмного і апаратного забезпечення, і однією з основних задач розробки нової архітектури була реалізація апаратної і програмної сумісності зі старими розробками на базі MCS-51. Для вирішення цього завдання була створена спільна група з фахівців компаній Intel і Philips. У результаті в 1995 р. з'явилося 2 істотно відрізняючихся сімейства: MCS-251/151 в Intel і 51XA у Philips.  
  
Основні характеристики архітектури MSC-251:  
  
- 24-розрядний лінійний адресний простір, що забезпечує адресацію до 16M пам'яті ( мікроконтролери сімейства MCS-251, які випускаються, мають адресний простір пам'яті об'ємом 256К);  
- Система команд мікроконтролерів сімейства MCS-251 містить всі 111 команд, що входять в систему команд мікроконтролерів сімейства MCS-51 ("старі" команди), і, крім того, в неї входять 157 "нових" команд. Коди деяких нових команд мають формат 4 байт.  
- Перед використанням мікроконтролера його необхідно сконфігурувати, тобто за допомогою програматора "пропалити" конфігураційні байти, що визначають, який з наборів інструкцій стане активним після включення живлення. Якщо встановити набір інструкцій MCS-51, то в цьому випадку MSC-251 буде сумісний з MCS-51 на рівні двійкового коду. Такий режим називається Binary Mode. Однак розширені інструкції в цьому режимі також доступні через "кватирку" - зарезервований код інструкції 0A5h. Природньо, довжина кожної розширеної інструкції збільшується в такому разі на 1 байт. Якщо ж спочатку встановити набір розширених інструкцій, то в цьому випадку програми, написані для MCS-51 потребують перекомпіляції на крос-засобах для MCS-51, тому що тепер вже стандартні інструкції будуть доступні через ту ж "кватирку" 0A5h і довжина їх також збільшиться на 1 байт. Такий режим називається Source Mode. Він дозволяє з максимальною ефективністю використовувати розширені інструкції і досягти найбільшої швидкодії, але вимагає переробки програмного забезпечення.  
-  регістрова архітектура, яка припускає звернення до регістрів як до байтів, слів і подвійних слів;  
- сторінковий режим адресації для прискорення вибірки інструкцій з зовнішньої програмної пам'яті;  
- чергу інструкцій;  
- розширений набір команд, що включає 16-бітові арифметичні і логічні інструкції;  
- розширений адресний простір стека до 64К;  
- виконання найшвидшої інструкції за 2 такти;  
- сумісність на рівні двійкового коду з програмами для MCS-51.  
Для користувачів, орієнтованих на застосування мікроконтролерів MCS-251 в якості механічної заміни MCS-51 фірма Intel випускає мікроконтролери MCS-251 з вже запрограмованими бітами конфігурації в стані Binary Mode. Такі мікроконтролери отримали індекс MCS-151.  
  
Крім самої Intel мікроконтролери MCS-251 по її ліцензії випускає компанія Temic Semiconductors.  
  
*Мікроконтролери сімейства MCS-96* фірми Intel призначені для використання в контрольно-вимірювальних системах і приладах як вбудовувані мікропроцесорні пристрої. Основними перевагами мікроконтролерів сімейства MCS-96, є:  
  
1. Розширена розрядна сітка, що дозволяє виконувати операції з даними, представленими у форматі "байт" (8 біт) і форматі "слово" (16 біт), а деякі операції - у форматі "подвійне слово" (32 біта);  
  
2. Покращена система операцій, що містить операції множення і ділення для чисел із знаком і без знака при різних форматах представлення даних, операції зсуву на задане число розрядів, операції групового пересилання;  
  
3. Досконала система команд, яка має у своєму складі двохадресні і трьохадресні команди арифметичних і логічних операцій з різними способами адресації, що дозволяє створювати компактні і швидкодіючі програми;  
  
4. Різноманіття розташованих на кристалі периферійних пристроїв, що виконують функції введення і виведення даних, подій і аналогових сигналів, обслуговування запитів переривання без переривання поточної програми, контролю правильності функціонування мікроконтролера, що дозволяє розробляти малогабаритні і надійні пристрої з мінімальним числом додаткових мікросхем;  
  
5. Наявність великого числа програмних та програмно-апаратних засобів підтримки розробки апаратури на базі мікроконтролерів сімейства MCS-96.  
  
*Мікроконтролери INTEL MCS 196/296* - високопродуктивні 16-розрядні мікроконтролери для вирішення завдань вбудованого управління обладнанням: від виробів побутової техніки, периферійних пристроїв ЕОМ до автомобільної та літакової електроніки.  
  
У сімейство MCS-196 фірми Intel (іноді використовується і назва 80C196) входить більше 30 різновидів мікроконтролерів. Це 16-розрядні, швидкодіючі ІС високого ступеня інтеграції, орієнтовані на вирішення завдань управління процесами в реальному масштабі часу. Типові області застосування для цих мікроконтролерів - управління двигунами, модеми, гальмівні системи, контролери жорстких дисків, медичне обладнання.  
  
Історія MCS-196 нараховує більше 12 років. За цей час фахівці фірми Intel збільшили адресний простір з 64 КБайт до 6 Мбайт, підвищили тактову частоту з 10 до 50 МГц, поліпшили швидкодію в 16 разів і досягли зниження ціни на кристал приблизно в 4 рази.  
  
Мікроконтролери 80C196 фактично стали індустріальним стандартом для 16-розрядних вбудованих систем управління, забезпечуючи поєднання високих технічних показників та економічної ефективності. Наприклад, саме завдяки цим мікроконтролерам, встановленим в системі управління запаленням, фахівцям концерну Ford вдалося істотно знизити споживання палива, зменшити викиди шкідливих речовин і одночасно підвищити швидкісні характеристики своїх машин.  
  
Особливості мікроконтролерів сімейства MCS-196 фірми INTEL:  
  
- 80C196 має всього один адресний простір, в якому знаходяться і інструкції, і дані.  
  
- Система команд істотно простіше і зручніше, ніж, наприклад, у 8051 або PIC-контролерів.  
  
Звичайно, 80C196 містить більше периферійних вузлів, чим більш прості, 8-розрядні мікроконтролери. Проте кожен з цих вузлів не є більш складним. Більше того, велика кількість вбудованих периферійних вузлів надає кристалу 80C196 додаткову гнучкість, а гнучкість - ключ до вирішення складних завдань простими засобами.  
  
80C196 має суттєво вищу швидкодію, ніж 8-розрядні мікроконтролери і споживає більше енергії. Але кристали 80C196 виготовляються по КМОП-технології. А це означає, що при зниженні тактової частоти енергоспоживання знижується за практично лінійним законом. Отже, якщо деяка прикладна задача може бути вирішена за допомогою 8-розрядного мікроконтролера, то її можна вирішити і за допомогою 80C196, що працює на зниженій тактовій частоті. При цьому енергоспоживання 80C196 буде слабко відрізнятися від споживання 8-розрядного мікроконтролера, що працює на своїй номінальній частоті, і може бути навіть меншим.  
  
Чому 80C196 швидше, ніж 8051?  
  
Всі 232 внутрішніх регістра 80C196 мають статус "акумуляторів" - до них можна безпосередньо застосовувати всі необхідні арифметичні і логічні операції. У 8051 для досягнення тих же результатів часто необхідно виконувати додаткові пересилання в акумулятор і з нього.  
  
У 80C196 можна використовувати 16-розрядну зовнішню шину. Крім того, цикл шини 80C196 в 3-4 рази коротший, ніж у 8051. В результаті, 80C196 в 6-8 разів швидше працює з зовнішньою пам'яттю. Відзначимо, що, для того, щоб знизити вартість виробу, можна вводити в шину цикли очікування і скоротити її ширину до 8-ми біт, але навіть у цьому випадку 80C196 буде мати перевагу в 2-3 рази.  
  
У завданнях, що вимагають 16 - і 32-розрядних обчислень, 80C196 приблизно на порядок швидше, оскільки має повноцінний набір 16-розрядних арифметичних інструкцій.  
  
Одним з найефективніших способів скорочення часу розробки програм для мікроконтролерів є застосування мови Сі. Мова Сі базується на широкому використанні стека і покажчиків. Однак для 8051 використання Сі утруднене і веде до великих накладних витрат, і ось чому. Оскільки 8051 має невеликий стек, Сі-компілятори для 8051 генерують додатковий код, емулючи великий стек у зовнішній пам'яті даних. До того ж 8051 має всього один 16-розрядний покажчик - DPTR, і компіляторам також доводиться генерувати додатковий код, щоб компенсувати цей недолік. Все це призводить до уповільнення програм і збільшення їх розміру. У 80C196 таких проблем немає - стек має розмір до 64 КБайт, а в якості покажчика можна використовувати будь-яке з 116 слів вбудованої реєстрової пам'яті.  
  
Розглянемо технічні характеристики "класичного" кристала MCS-196 - 80C196KB:  
  
ЦПУ На частоті 16 МГц ЦПУ виконує 2 млн. оп / с при виконанні елементарних операцій над знаковими / беззнаковими даними довжиною 1 або 2 байт. Для цих чисел є також і операції множення і ділення (швидкодія: 580 тис. множень / сек, 330 тис. поділок / сек).  
  
ПАМ'ЯТЬ І ЗОВНІШНЯ ШИНА ЦПУ має один адресний простір розміром 64 Кбайт, в якому знаходяться регістри загального призначення (232 байт), регістри спец призначення, вбудована програмна пам'ять (якщо є), зовнішня пам'ять для програми і даних. У версії з вбудованим ПЗУ (87C196KB), ПЗУ має об'єм 8 КБайт і оснащено захистом від несанкціонованого доступу. Контролер пам'яті працює з 8 - і 16-розрядної зовнішньої шиною, причому ширина шини може динамічно перемикатися, можна вводити цикли очікування.  
  
ПЕРЕРИВАННЯ 28 джерел запитів, 16 векторів і 16 пріоритетів.  
  
ТАЙМЕРИ Два 16-розрядних таймера TIMER1 і TIMER2 забезпечують синхронізацію роботи пристрою введення-виведення імпульсних сигналів (HSIO, High Speed ​​In / Out unit) з реальним часом і зовнішніми подіями. TIMER1 синхронізується зсередини, тоді як TIMER2 синхронізується зовні.  
  
ЦИФРОВІ ПОРТИ Є шість 8-розрядних портів введення / виведення цифрових сигналів.  
  
ІМПУЛЬСНИЙ ВИСНОВОК І ВИСНОВОК (HSIO) Один з найбільш потужних вбудованих пристроїв 80C196 - пристрій генерації імпульсних сигналів (HSO Unit). Його функція - виконувати різні дії в заздалегідь запрограмовані моменти часу з мінімальним контролем з боку центрального управління. Від ЦПУ потрібно тільки вказати, що зробити, і в який момент часу (час відраховується за т.зв. посилальному таймеру - TIMER1 або TIMER2). Крім генерації сигналів, HSO одночасно може виконувати функції 4-х додаткових таймерів.  
  
Пристрій введення імпульсних сигналів (HSI Unit) фіксує моменти часу, в які відбулися які-небудь зовнішні події, наприклад перехід з 0 в 1. HSI має 4 входи, а HSO - 6.  
  
АЦП Вбудований 10-розрядний АЦП має 8 входів, діапазон вхідної напруги - 0 ... 5 В. На частоті 16 МГц час перетворення - 19,5 мкс. Є схема вибірки / зберігання та окремі входи опорної напруги і аналогової землі.  
  
ГЕНЕРАТОР ШІМ-СИГНАЛУ Генератор ШІМ має один вихід. Діапазон зміни шпаруватості імпульсів - 256 градацій. Період імпульсів може дорівнювати 256 або 512 тактам (31,25 або 15,625 кГц відповідно, для частоти 16 МГц).  
  
ПОСЛІДОВНИЙ ПОРТ На ОЕВМ є універсальним послідовним сінхроннно-асинхронним дуплексним портом зв'язку (SIO, Serial In / Out). Максимальна швидкість обміну (на частоті 16 МГц): в асинхронному режимі - 1 Мбод; в синхронному режимі - 4 Мбод.  
  
ЕНЕРГОСПОЖИВАННЯ Загальне споживання - не більше 75 мА на частоті 16 МГц. Є режими з пониженим енергоспоживанням: IDLE (30 мА) і POWER DOWN (0,1 мА).  
  
ТЕМПЕРАТУРНИЙ ДІАПАЗОН, КОРПУСУ Існує чотири різновиди по температурному діапазону роботи: комерційний (0 ... +70 градусів), розширений (-40 ... +85), автомобільний (-40 ... +125) і військовий. Крім того, мікроконтролери можуть бути піддані динамічній електротермотреніровці. ІС встановлюються в корпуси типів: PLCC-68, QFP-80, керамічний LCC-68, і керамічний PGA-68.  
  
*Сімейство контролерів Універсальної послідовної шини 8x930*  
  
Універсальна послідовна шина (Universal Serial Bus або USB), поширює технологію Plug-and-Play на зовнішні пристрої введення / виводу, застосовувані на сучасних високопродуктивних персональних комп'ютерах.  
  
Для того, щоб забезпечити можливість підключення різноманітних периферійних пристроїв, в стандарті USB визначені чотири режими передачі: Керуючий, Ізохронний, Імпульсний і передача масивів. Кожний периферійний пристрій повинен підтримувати керуючий режим для параметрів конфігурації, команд та інформації про стан пристрою. Ізохронна передача забезпечує гарантований доступ до шини, постійну пропускну здатність і стійкість до помилок, цей режим передачі може застосовуватися в пристроях аудіовивода та комп'ютерної телефонії. Імпульсна передача призначена для пристроїв введення типу миші, джойстика або клавіатури, що передають інформацію рідко і невеликими порціями, але з обмеженим періодом обслуговування. Передача масивів дозволяє пристроям типу сканерів, факсів або цифрових камер передавати великі масиви даних в персональний комп'ютер, як тільки звільняється канал шини.  
  
Основні характеристики продукту  
  
- Повна сумісність зі "Специфікацією Universal Serial Bus 1.0"  
 - Підтримка ізохронних і неізохронних типів даних  
 - Двонаправлений ​​напівдуплексний зв'язок

 - Вбудований USB transceiver Serial Bus Interface Engine (SIE)  
 - Генерація та декодування пакетів  
 - Обчислення і перевірка контрольних сум  
 - кодування і декодування даних за методом NRZI і побітове заповнення  
 - Чотири черги FIFO для передачі  
 - Три 16-байтних черги FIFO  
 - Одна настроюється чергу FIFO (до 1024 байт)  
- Чотири черги FIFO для прийому  
 - Три 16-байтних черги FIFO  
 - Одна настроюється чергу FIFO (до 1024 байт)  
 - Автоматичне управління прийомом / передачею в чергах FIFO  
- Операції зупинки / відновлення  
- Три вектори переривання шини USB  
 - Переривання функціонального пристрою USB  
 - Початок кадру / Переривання концентратора (тільки для 8x930Hx)  
 - Загальні зупинка / відновлення  
 - Цикл блокування фази  
 - Швидкості передачі даних: 12 Мбіт / сек і 1,5 Мбіт / сек  
 - Режим з уповільненим циклом  
- Зовнішнтй адресний простір ємністю 256 Кбайт  
- Енергозберігаючі режими: очікування та вимкнення живлення  
- Запрограмовані користувачем параметри  
 - Очікування зовнішнього сигналу  
 - Адресний простір  
 - Сторінковий режим  
 - Очікування в реальному часі  
- 1 Кбайт оперативної пам'яті на кристалі  
 - Варіанти вбудованої постійної пам'яті  
 - Без постійної пам'яті, 8 Кбайт або 16 Кбайт  
 - Чотири порти введення / виводу  
 - Один відкритий вихідний порт  
 - Три квазі двонаправлених порта  
 - Програмований масив лічильників (PCA)  
 - 5 модулів захоплення / порівняння  
 - Стандартний (MCS 51) мікроконтроллер UART  
- Апаратний сторожовий таймер  
- Три 16-розрядних таймера / лічильника з гнучкими можливостями  
- Працює з набором команд мікроконтролерів архітектури MCS 51 і MCS 251  
- Архітектура мікроконтролера MCS 251, заснована на регістрах  
 - 40-байтний файл регістрів  
 - Різні варіанти регістрів: одно-, двох-і чотирьохбайтові  
 - Робоча частота 6 або 12 МГц  
Контролер 8x930Hx має додаткові характеристики:  
  
- Концентратор USB  
 - Один порт введення, один внутрішній і три зовнішніх порту виводу  
 - Працює як концентратор USB і як вбудований функціональний пристрій USB (через внутрішній порт виводу)  
 - Можливості управління концентратором USB  
 - Управління з'єднанням  
 - Виявлення з'єднання / розриву зв'язку з пристроєм виводу  
 - Управління живленням, включаючи зупинку / відновлення  
 - Виявлення та відновлення збоїв шини  
 - Підтримка повношвідкісних і низькошвидкісних пристроїв виводу  
 - Вихідний контакт для перемикання живлення порту  
- Вхідний контакт для виявлення перевантаження  
  
Чотири різних режими передачі даних USB забезпечуються спільною роботою трьох елементів: Хост, Концентратор, Функціональний пристрій. Хост контролює передачу по шині змістовної і керуючої інформації. Функціональні пристрої розширюють <здатності> хост-системи. Сюди включаються типові види роботи з PC: введення з клавіатури або джойстика, виведення на монітор, а також більш складні види діяльності, такі як цифрова телефонія та передача зображень. Для управління функціональними пристроями спроектований мікроконтроллер Intel 8x930Ax. Нарешті, концентратори є точкою розширення USB, за допомогою якої забезпечується доступ до інших функціональних пристроїв. Мікроконтролер Intel 8x930Hx, в якому поєднані функції управління функціональним пристроєм і концентратором USB, є першим серійним концентратором USB, призначеним для сучасних периферійних пристроїв PC.  
  
Концентратори USB грають істотну роль в розширенні світу користувачів PC. З появою периферійних пристроїв - клавіатур, моніторів, принтерів і інших - забезпечених вбудованими концентраторами, підключити або відключити новий пристрій так само просто, як вставити вилку в розетку. Новий рівень продуктивності і розширені способи з'єднання USB можуть привести до появи пристроїв для робочих і розважальних програм нового покоління. Дні вбудованих карт, конфліктів IRQ і поплутаних клубків проводів полічені.  
  
Кабель шини USB складається всього з чотирьох проводів: Vbus, D +, D-і GND - чим досягається спрощення та одноманітність з'єднання. Цій же меті служить єдиний стандартний конектор для підключення периферійних пристроїв до шини USB. Дані по-різному передаються по кабелях D + і D-: або на повній швидкості 12 Мбіт / сек, або на низькій швидкості 1,5 Мбіт / сек. Приймач вбудований в кристал, тому необхідність у зовнішніх електронних ланцюгах відсутня. Виняток становить термінальний навантажувальний резистор на обох лініях D + і D-, який необхідний для визначення типу пристрою: високошвидкісний або низькошвидкісний.  
  
*Сімейство Intel 8x930* складається з двох однокристальних контролерів.  
  
Контролер Intel 8x930Ax являє собою 8-розрядний пристрій, який засновано на архітектурі мікроконтоллера MCS 251 і призначено для роботи з периферійними пристроями, що підключаються до шини USB. З іншого боку, в 8x930Hx використано те ж ядро ​​мікроконтролера MCS 251 плюс розширені можливості вбудованого концентратора шини USB. Застосування архітектури MCS 251 в обох контролерах шини USB дає такі переваги:  
  
- Висока продуктивність  
- Застосування змішаних типів пам'яті і адресації  
- Низьке енергоспоживання  
- Низький рівень шуму  
- Ефективна підтримка мов високого рівня  
- Розширений набір команд  
- Вбудовані можливості  
В якості команд для 8x930Ax можна використовувати інструкції як з набору для мікроконтролера MCS 51, так і з набору для мікроконтролера MCS 251. Такий підхід зберігає інвестиції користувачів у програмне забезпечення і вичавлює максимум продуктивності з додатків.  
  
Мікроконтролери 8x930 настільки насичені різними вбудованими засобами, що вони виглядають потужнішими, ніж просто мікроконтролери. Масив програмованих лічильників (PCA) надає гнучкість програм, яким потрібно порівняння або захоплення даних в реальному часі, високошвидкісний обмін даними або широтно-імпульсна модуляція. Крім того, до складу контролера увійшли розширений послідовний порт, три 16-розрядних таймера / лічильника, апаратний сторожовий таймер, чотири 8-розрядних порта введення / виводу, а також передбачені два енергозберігаючих режиму: очікування та вимкнення живлення.  
  
Контролери сімейства 8x930Ax оснащені 1 Кбайт пам'яті та можуть бути використані у варіантах без постійної пам'яті, або з постійною пам'яттю ємністю 8 або 16 Кбайт. Вони можуть адресувати до 256 Кбайт зовнішньої пам'яті для розміщення команд та даних і 40 байт регістрів загального призначення, які розташовуються в центральному процесорі як регістровий файл. Залежно від використовуваної комбінації в регістровому файлі можуть розташовуватися 16 байтових регістрів, 16 багатобайтових регістрів і 10 чотирьохбайтових регістрів.  
  
У контролерах передбачений гнучкий інтерфейс із зовнішньою пам'яттю. Для звернення до пристроїв з повільною пам'яттю є можливість додавання трьох циклів очікування, а для генерації більшої кількості циклів - звернення до функції реального часу. Вибірка зовнішніх команд може підвищити продуктивність за рахунок використання сторінкового режиму, при якому дані перекидаються в старшому байті адреси.  
  
Обидва контролера 8x930 оснащені вісьмома чергами FIFO для підтримки внутрішніх пристроїв виводу: чотири черги для передачі і чотири черги для прийому. Чотири черги FIFO для прийому / передачі підтримують чотири кінцевих функціональних устрою (від 0 до 3). Черга 0 складається з 16 байт і призначена для передачі керуючої інформації. Черга 1 відноситься до категорії настроюваних користувачем і має ємність до 1024 байт. Черги 2 і 3 складаються з 16 байт кожна і можуть використовуватися для передачі інформації в імпульсному, ізохронному та режим передачі масивів. У разі використання контролера 8x930Hx зазначені черги посилюються парою черг FIFO для вхідних пристроїв. Ці черги в контролері 8x930Hx підтримуються додатковим повторювачем, який відповідає за повторну передачу потоків даних, що генеруються вихідними пристроями.

**Мікроконтролери Samsung:**   
  
*8-розрядні мікроконтролери:*   
Процесор SAM86 адресує три області пам'яті: регістровий файл, що включає від 112 до 208 регістрів загального призначення, пам'ять програм до 8 Кбайт і пам'ять даних. Розробники Samsung не зупинилися на досягнутому і розробили покращене процессорное ядро ​​SAM88, що адресує до 64 Кбайт пам'яті програм і даних. В даний час випускається моделі мікроконтролерів KS86 і KS88, побудованих, відповідно, на основі процесорів SAM86 і SAM88. Для більшості вироблених МК доступні одноразово програмовані версії (ОТР).   
Крім спеціалізованих МК, Samsung випускає моделі мікроконтролерів загального призначення, в число яких входять мікросхеми обох підродин KS86 і KS88. Крім архітектурних відмінностей, мікроконтролери KS88 мають також розширений регістровий файл (до 1040 байт, доступних в сторінковому режимі) і, як правило, більший об'єм внутрішньої пам'яті програм (від 16 до 32 Кбайт).   
8 - розрядні Flash мікроконтролери фірми Samsung з сімейства S3F94xx орієнтовані на використання в тих застосуваннях, для яких потрібні ADC. Особливістю мікроконтролерів сімейства S3F94xx є використання ядра CPU SAM88RCRI, молодшої версії типового ядра SAM8. Скорочення функціональних можливостей ядра SAM88RCRI, порівняно з типовим ядром, призвело до скорочення розмірів кристала, зниженню споживання, зниження вартості мікроконтролера в цілому. Іншим наслідком скорочення функціональних можливостей стало зменшення кількості команд до 41 команди. Мікроконтролери S3F944xx оснащені Flash пам'яттю ємністю 4 Кбайта і реєстрового файлу, в якому 208 байтів можуть бути використані в якості регістрів загального призначення. Тривалість командного циклу становить 400 нс при fOSC = 10 МГц. Діапазон робочих напруг простягається від 2,0 (задається рівень спрацьовування схеми LVR) до 5,5 В. Передбачені режими енергозбереження Power-Down і Idle. Типове споживання при частоті тактування CPU 10 МГц становить 5 мА і в режимі Stop всього 0,1 мкА. Діапазон робочих температур від - 40 ° C до 85 ° C.   
  
*16 - розрядні мікроконтролери:*   
Мікроконтролери сімейства Samsung S3C24xx на ядрі ARM9. Яскравим представником даного сімейства можна вважати S3C2410А - високопродуктивний мікроконтроллер з розширеннями Thumb (режим процесорів ARM, в якому використовується скорочена система команд), 16 Кб Cache інструкцій, 16 Кб Cache даних, MMU, 4 КБ ОЗУ, NAND Flash завантажувача, вбудований PLL з годинником і управляємою живлення, контролер переривань, Зовнішній контролер пам'яті, контролер РК-монітора (STN і TFT), 4-канальний DMA, 3-CH UART, Multi Master IIC-контролер шини, IIS-контролер шини, SD хост-інтерфейсу V1.0 і Multi-Media Card інтерфейсу v2.11, 2 - CH SPI, 2-портовий USB Host, USB пристроїв, 4-канальні ШІМ таймери,, 8-канальний 10-бітний A / D конвертер і сенсорний екран, RTC with Calendar, General Perpose I / O pins.   
  
*32 - розрядні мікроконтролери:*   
Мікроконтролери сімейства S3F4xxx на ARM9. Представником даного сімейства можна назвати S3F4A1HR - високопродуктивний 32-розрядний мікроконтроллер з розширеннями Thumb 512KB + 32KB на-чіпі флеш-ПЗУ з In-System Programming (ISP) і В-прикладного програмування (IAP), 16 Кбайт оперативної пам'яті, частоти процесора до 40 МГц, вбудований внутрішній генератор кільце (тип. 1 МГц), вбудований PLL два CAN 2.0b, ЖК-контролер, 7 канал Lite прямого доступу до пам'яті (LDMA), контролер переривань (ЦПК), три 16-бітових таймера загального призначення (GPT ), чотири 16-бітових таймера (ST), 16bit захоплення модуль, 2 (16 біт) + 8 (8 біт) каналів ШІМ, 2 Stamp таймери (STT), 16-канальний АЦП 10 біт, 3 UART, 2 IIC, SPI , Clock Manag Low Voltage Detector, Power on Reset, 74 General purpose I / O pins.

SIMATIC S7-200 - сімейство мікроконтролерів SIEMENS  
**Мікроконтролери фірми Siemens**

  
*Мікроконтролери SIMATIC S7-200* призначені для вирішення завдань управління і регулювання в невеликих системах автоматизації. При цьому, SIMATIC S7-200 дозволяють створювати як автономні системи управління, так і системи управління, що працюють в загальній інформаційній мережі. Область застосування контролерів SIMATIC S7-200 фірми Сіменс виключно широка і тягнеться від найпростіших завдань автоматизації, для вирішення яких в минулому використовувалися прості реле та контактори, до завдань комплексної автоматизації. SIMATIC S7-200 все більш інтенсивно використовується при створенні таких систем управління, для яких в минулому з міркувань економії необхідно було розробляти спеціальні електронні модулі.  
  
Спектр пропонованих моделей  
  
Фірмою SIEMENS пропонуються 4 базові моделі з наростаючими можливостями:  
  
CPU 221 - малогабаритний центральний процесор володіє достатньо високою потужністю. Вбудовані дискретні входи з вибору можуть працювати як швидкі 32 розрядні лічильники (чотири лічильника), лінії переривання (чотири лінії), або як звичайні дискретні входи. CPU 221 не має можливості розширення.  
CPU 222 - модель, яка завдяки великому обсягу пам'яті і численним інтегрованим спеціальних функцій дозволяє з успіхом вирішувати і досить складні завдання автоматизації. CPU 222 має можливість нарощування через шину розширення (до 2 зовнішніх модулів).  
CPU 224/226 - ці моделі володіють найкращими характеристиками в сімействі при управлінні процесами в реальному масштабі часу. 6 Швидкий лічильників. CPU 224 / 226 мають можливість нарощування через шину розширення (до 7 модулів).  
CPU 224XP - 14 вх./10 вих., 2 вх. / 1 ​​вих. аналогових + макс. 7 модулів = 168 вх. / вих.  
Управління та моніторинг  
  
TD 100C  
  
• 4-рядковий РК-дисплей з можливістю відображення двома шрифтами до 64 символів  
• До 14 конфігурованих користувачем клавіш  
• До 40 аварійних повідомлень  
  
TD 200  
  
• 2-рядковий РК-дисплей з підсвічуванням  
• 8 програмованих функціональних клавіш  
• Вивід текстових повідомлень  
• Внесення змін в програму управління  
• Установка необхідних значень вхідних та вихідних сигналів  
  
TD 200C  
  
• 2-рядковий РК-дисплей з підсвічуванням  
• До 20 конфігурованих клавіш  
• Зовнішній вигляд і розмір клавіш конфігуруються індивідуально  
• Настроюваний користувальницький інтерфейс  
  
OP 73micro  
  
• 3 "графічний дисплей  
• Система сигналізації з обумовленими типами сигналів  
• 5 інтерактивних мов, включаючи кирилицю  
  
TP 177micro  
  
• 5.7 "графічний дисплей (панель оператора), можливий вертикальний монтаж  
• Система сигналізації з обумовленими типами сигналів  
• 5 інтерактивних мов, включаючи кирилицю  
  
PPI інтерфейс  
  
Всі CPU серії S7-22x мають вбудований PPI інтерфейс (від точки до точки), який використовується для з'єднання з програматором (PG), ПК, дисплеями TD200, TP070 та іншими панелями оператора. Інтерфейс PPI має швидкість передачі до 187.5 Кбіт / с і може використовуватися для підключення S7-200 в якості веденого MPI пристрої (провідні пристрої: S7-300/400, панелі оператора, текстові дисплеї, кнопкові панелі). Інтерфейс PPI може використовуватися для підключення модемів, пристроїв зчитування бар-кодів, принтерів або для організації невеликих мереж з контролерів, панелей оператора і т.д.  
  
Всі CPU 22x здатні виконувати операції над числами з плаваючою комою і підтримують алгоритм ПІД - регулювання.  
  
SITOP POWER - відмінно підходить до контролерів SIMATIC S7 200 і S7-1200 від Siemens  
  
SITOP power 24/3.5 A - це відмінне допоміжне джерело живлення у випадку, якщо стандартний SIMATIC S7-200 CPU не може більше забезпечувати підключених до нього споживачів. Блок живлення спеціально сконструйований, відмінно функціонує з мікроконтролерами і може бути легко інтегрований в конструктив як будь-який інший модуль S7-200.  
  
Контролери SIMATIC S7-1200 і S7-200 відповідають вимогам міжнародних стандартів VDE, UL, CSA і FM. Система управління якістю виготовлення виробів SIMATIC має сертифікат ISO 9001. Програмовані контролери SIMATIC S7-200 і S7-1200 мають сертифікат Держстандарту Росії № РОСС DE.АЯ46.В61141 ГОСТ Р 50377-92, ГОСТ 125-91 (п.2.8.), ГОСТ 26329-84 (П.п. 1.21.3 .), ГОСТ Р 51318.22-99, ГОСТ Р 51318.24-99.

**Сімейства мікроконтролерів фірми Motorola.**  
     Motorola пропонує найширшу в світі номенклатуру МК, що охоплює практично всі сфери застосування і включає в себе близько 300 моделей: від найпростіших дешевих МК до високопродуктивних 32-розрядних МК з RISC-ядром і потужною периферією.  
  
*8-розрядні мікроконтролери  
  
Сімейство НС05*  
Сімейство НС05 містить найбільшу кількість модифікацій МК (близько 180), оскільки це сімейство в чималому ступені формувалося великими споживачами фірми Motorola, замовляючими розробку МК потрібної конфігурації під свою конкретну продукцію, тому сімейство НС05 іноді називають сімейством "замовних" МК (CSIC-Customer Specified Integrated Circuit - створення мікроконтролерів з характеристиками, обумовленими користувачами).  
  
Всі МК цього сімейства мають однакове 8-розрядне процесорне ядро, засноване на популярній процесорної архітектури 6800, і відрізняються набором периферійних функцій. Це означає, що застосування будь-якого МК цього сімейства відкриває користувачеві можливість використовувати набутий досвід при створенні нових пристроїв як із застосуванням інших МК з обширного сімейства НС05, так і на основі більш продуктивного, але програмно сумісного сімейства НС08.  
  
До складу МК сімейства НС05 входять: ЦПУ, яке має стандартну внутрішню тактову частоту 2 МГц, для деяких МК існують версії з тактовою частотою 4 МГц (цикл команди 250 нс), ПЗУ всіх типів, ОЗУ об'ємом до 768 байт, таймери, АЦП, ШІМ , контролери РКІ та інших дисплеїв, послідовні інтерфейси і багато інших пристроїв. Всі представники сімейства НС05 мають версії зі зниженим харчуванням і розширеним температурним діапазоном, і випускаються в найрізноманітніших корпусах.  
  
Позначення МК містить символ, наступний в назві МК безпосередньо за МС68НС05 ... і відносить його до однієї з підгруп в межах сімейства, або до серії, які відрізняються одна від одної функціональними особливостями. З іншого боку, більшість МК сімейства НС05 створювалися під певні програми, тому класифікацію зручно провести з урахуванням цих двох чинників одночасно.  
  
*МК загального призначення*  
  
Серія С характерна широким розмаїттям вбудованої пам'яті і ліній паралельного введення / виводу. Асинхронний послідовний інтерфейс (SCI) дозволяє організувати обмін даними з зовнішніми пристроями зі швидкістю до 131 кГц.Високошвидкісний синхронний послідовний інтерфейс (SPI) зручний для управління дисплеями і зовнішніми периферійними пристроями по 4-провідної лінії. Всі МК серії С мають у своєму складі 16-бітний програмований таймер з функціями "вхідної фіксації" і "вихідного порівняння" для одночасного вимірювання часових параметрів зовнішніх імпульсів і генерації імпульсного сигналу. Найбільш популярним представником серії С є МК МС68HC705C8A з однократно програмованою вбудованою пам'яттю, великою кількістю ліній введення / виводу, наявністю версії з подвоєною тактовою частотою і захистом коду від читання. МК MC68HC05C0 є єдиним представником сімейства НС05, які не мають вбудованого ПЗУ і адреси зовнішньої пам'ять до 64К байт.  
  
Серія J включає в себе недорогі 20-вивідні МК, що містять ПЗУ, багатофункціональний таймер і функцію переривання реального часу. Найбільш яскравою моделлю цієї серії є МК МС68НС705J1A, наявність в якому програмованої пам'яті з захистом від читання, виходів з високою навантажувальною здатністю, переривань від клавіатури, а також наявність швидкісної версії і вкрай недорогого комплекту налагоджувальних засобів роблять цей новий МК все більш популярним.  
  
Серія К містить найдешевші з випускаємих фірмою Motorola 16-вивідні МК, що включають в себе пам'ять, таймер, переривання реального часу, лінії з підвищеною навантажувальною здатністю і програмовану користувачем "ідентифікаційну" область пам'яті (8 байт) навіть у масочному варіанті. МК MC68HC805K3 з вбудованим EEPROM (Flash) призначений для макетування і невеликих виробничих серій.  
  
Серія Р характерна наявністю вбудованого АЦП, різноманітністю варіантів вбудованої пам'яті (включаючи EEPROM), наявністю простого послідовного порту, а також невеликим 28-вивідним корпусом і низькою ціною. Найбільш популярним представником цієї серії є MC68HC705P9.  
  
*МК для телекомунікацій*  
  
Серія F була спеціально створена для побудови абонентських телефонних апаратів різних груп складності і терміналів. Головною особливістю МК цієї серії є наявність в них генератора DTMF для тонального набору номера і цифрової сигналізації. Ряд МК цієї серії додатково містить контролер РКІ-дисплея, а також великий обсяг ПЗУ для реалізації складних алгоритмів сучасних ТА і незалежну пам'ять для зберігання номерів. Всі ці функції, поряд з низьким споживанням, що дозволяє живити від телефонної лінії або батарей, роблять МК серії F привабливими для створення як масових телефонних апаратів, так і складного абонентського обладнання.  
  
Серія L, головними рисами якої є наявність вбудованих контролерів алфавітно-цифрових та графічних ЖКИ-дисплеїв (від 32 до 40000 сегментів), наявність тонального генератора, годиннику реального часу і низьке споживання, також широко використовуються при створенні різноманітного, особливо портативного, зв'язкового обладнання: бездротових телефонів, пристроїв персонального виклику (пейджерів), радіостанцій, цифрових блокнотів і т.д.  
  
Серія Е включає МК, що містять синтезатор тактовою частоти з ФАПЧ для гнучкого управління споживанням, незалежну пам'ять, АЦП і інтерфейс I2C, і використовується в засобах зв'язку як МК загального призначення.  
  
МК серії загального призначення С також активно використовується в комунікаційних пристроях, таких, як абонентські модулі АТС, системи цифрового ущільнення абонентських ліній і т.д.  
  
*МК для побутової електроніки*  
  
Серія L, що включає широкий вибір МК з контролерами ЖКИ, часто використовується в різноманітних побутових пристроях, що вимагають виведення на ЖКИ-дисплей.  
  
Серія M містить вбудований контроллер вакуум-флюоресцентного індикатора.Вбудований формувач забезпечує можливість управління по 24 лініях при напрузі 40 вольт. До складу мікросхем серії також входять 8-бітний таймер, 6-канальний 8-бітний АЦП, асинхронний послідовний порт і великий об'єм вбудованого ПЗУ.  
  
Серія МС характеризується наявністю в 28-вивідному корпусі швидкісних каналів ШІМ і 6-канального АЦП, і призначена для управління електродвигунами в "білій техніці": холодильниках, пральних машинах, кухонних комбайнах, і т.д.  
  
Серії Т спеціально призначена для застосування у відео та телевізійної апаратури, і містить драйвер кольорового екранного дисплея, що дозволяє відображати на екрані ЕПТ символи і текстову інформацію. Вбудований АЦП може використовуватися для управління настроюванням на певний канал телебачення, канали ШІМ використовуються для управління гучністю звуку, яскравістю зображення і т.д. Інтерфейс I2C дозволяє управляти іншими підсистемами ТВ приймача, наприклад, відеопроцесором.  
  
Серія СС є продовженням серії Т і має розширений драйвер екранного дисплея з можливістю секціонування даних.  
  
Серії МК загального призначення, особливо найбільш дешеві серії з малою кількістю виводів (K, J і RC), використовуються для рішення простих задач управління в різноманітних побутових пристроях (наприклад, пульти дистанційного керування).  
  
   
  
*МК для автомобільної електроніки*  
  
Серія Х включає МК з вбудованим контролером локальної керуючої мережі (CAN-Controller Area Network), Європейського стандарту для побудови мультиплексні шини автомобіля. МК цієї серії використовуються для локального управління / збору даних у різних підсистемах автомобіля (приладова панель, склопідйомники, підвіска, ABS, і т.д.). Ряд моделей серії Х містить розширений таймер, незалежну пам'ять, АЦП, ШІМ і розширений послідовний порт.  
  
Серія V призначена для виконання функцій, аналогічних серії Х, але орієнтована на інші стандарти побудови мультиплексні шини: MDLC (Message DataLink Control) або J1850. Характерною особливістю МК цієї серії є поєднання декількох технологій: КМОП, високовольтної і силовий, що дозволило створити "систему на кристалі", що містить, крім стандартних блоків МК, високовольтний регулятор напруги, трансивери мультиплексні шини, EEPROM, АЦП, ШІМ та інші функції.  
  
Серії K, J, P загального призначення часто використовуються для реалізації окремих функцій автомобіля, наприклад, охоронної сигналізації (електронний ключ, центральний замок).  
  
*МК для промислового управління*  
МК серії В поєднують великий обсяг вбудованого програмованого ПЗУ, EEPROM, АЦП і ШІМ, а також таймер і розширений послідовний порт. Така конфігурація дозволяє використовувати мікросхеми серії в найрізноманітніших індустріальних додатках.  
  
Серія МС характеризується наявністю в 28-вивідному корпусі швидкісних каналів ШІМ і 6-канального АЦП, і призначена для управління електродвигунами.  
  
Серія Х включає МК з контролером локальної керуючої мережі (CAN-Controller Area Network), випускається в різних модифікаціях (ПЗУ від 4К до 32К, корпус від 28 до 64 висновків, АЦП, ШІМ), і застосовується для побудови локальних вузлів збору даних / керування в розподілених системах управління технологічним обладнанням.  
  
МК серій загального призначення K, J, P також використовуються при створенні розподілених систем управління / збору інформації, наприклад, систем пожежної сигналізації, систем охорони / доступу, і т.д. "Ідентифікаційна" програмована область пам'яті дозволяє будувати "адресні" датчики.  
  
МК серії L з контролером ЖКИ можуть використовуватися в таких системах як вузли збору / обробки даних з індикацією. Низьке споживання МК цих серій дозволяє створювати системи з одночасною передачею живлення і даних по одній лінії.  
МК для комп'ютерної техніки  
  
Серія G була розроблена спеціально для використання в портативних комп'ютерах. Включаючи до свого складу два асинхронних послідовних інтерфейсу, контролер клавіатури, синтезатор частот з ФАПЧ і можливість управління споживаної енергією, мікроконтролери серії знаходять застосування в переносних комп'ютерах типу Laptop і Notebook.  
  
Серія BD містить процесор горизонтальної та вертикальної розгортки, а також 16-канальний контролер шим, і ідеально підходить для використання в комп'ютерних моніторах.  
МК зі спеціальними функціями  
  
Серія SC (функції захисту) спеціально розроблена для використання в електронних платіжних засобах типу SmartCard і пристроях кодованого доступу.Випустивши на ринок перші чіпи для SmartCard в 1977р., Motorola по теперішній час є лідером в області виробництва кристалів і модулів для SmartCard, що задовольняють найбільш жорстким вимогам безпеки, як в сенсі програмно-апаратного захисту / шифрування інформації, так і в сенсі суворого контролю завиробництвом і розподілом кристалів. МК цієї серії поставляються, як правило, у вигляді кристалів або модулів на стрічкових носіях для використання в банківських, страхових і транспортних картах, а також у картах для систем кабельного і супутникового ТБ, електронних систем доступу і т.д.  
  
Серія HCL05 (низьке живлення / споживання) була створена в 1980 році, коли з'явилися перші версії МК з живленням 3.0В. Зараз у сімействі НС05 є також МК з живленням 2.2В або 1.8В. Нове сімейство МК з живленням 1.8В (тактова частота до 500 кГц) має в 3 рази менше споживання, ніж аналогічні МК з живленням 3В, і включає в себе наступні моделі: MC68HCL05C4, C8, C12, J1A, K0, P1 і Р4.  
  
*Сімейство НС08*  
  
Сімейство НС08 є наступним кроком у розвитку програми замовних МК фірми Motorola для масових застосувань і характеризується підвищеною в 5-10 разів продуктивністю процесорного ядра, сумісного за системою команд з ЦПУ НС05.Сімейство НС08 підтримує додаткові ефективні команди і методи адресації, а також такі нові функції, як прямий доступ до пам'яті, технологія "нечіткої логіки" і елементи цифрової обробки сигналів. При цьому повністю статичне процесорне ядро ​​оптимізовано для роботи із зниженою напругою живлення і дозволяє гнучко управляти споживанням за допомогою вбудованого синтезатора тактовою частоти. Сімейство НС08 є першим 8-розрядним сімейством з обумовленою користувачем архітектурою на базі набору стандартних модулів, що значно прискорює цикл розробки нового замовного МК.  
  
Набір модулів в даний час включає в себе:  
- Вбудована пам'ять може складатися з масочного або програмованого ПЗУ, ЕСПЗУ (EEPROM і Flash EEPROM), ОЗУ.  
- центральний процесор (тактова частота 8 МГц (цикл 125 нс)),  
- 16-розрядні: індексний регістр, програмний лічильник і покажчик стека;  
- Модуль таймера (TIM08) являє собою гнучкий пристрій для вирішення різноманітних завдань, пов'язаних з обробкою тимчасових інтервалів. Таймер випускається в різних модифікаціях і може мати до 2, 4 або 6 незалежних каналів, кожен з яких містить 16-бітний лічильник з програмованим предделителя, регістри вхідний фіксації, вихідного порівняння і ШІМ.  
- послідовні інтерфейси;  
- АЦП (ADC08);  
- контролер РКІ; Модуль управління ЖКИ-дисплеєм (LCD08) дозволяє підключати до 1280 сегментів РКІ (32 групи по 40 сегментів) і містить внутрішнє буферне ОЗУ обсягом 160 байт з побітовій адресацією. Вбудований генератор накачування заряду дозволяє формувати необхідні рівні напруги на виході драйверів, а регулювання контрастності з 8-розрядним дозволом і зворотним зв'язком підтримує задану контрастність у всьому діапазоні робочих напруг.  
- контролер ПДП;  
- силові і високовольтні ключі;  
- модуль прямого доступу до пам'яті (DMA08) забезпечує швидкісний обмін між пам'яттю і зовнішніми пристроями без участі процесора. DMA08 може обслуговувати послідовний інтерфейс (прийом і передача), таймер, або забезпечувати передачу блоків даних до 256 байт;  
- 12-розрядний 6-канальний контролер ШІМ (PWM08);  
- модуль розширення адресації зовнішньої пам'яті до 16 Мбайт (ADX08);  
- Основними функціями модуля системної інтеграції (SIM08) є:  
 - формування внутрішньої тактової частоти для ЦПУ і вбудованих підсистем (таймера, послідовних інтерфейсів, і т.д.);  
 - забезпечення (спільно з модулем формувача тактовою частоти CGM) режимів зниженого енергоспоживання STOP і WAIT, а також програмне керування тактовою частотою за допомогою ФАПЧ;  
 - управління перериваннями і RESET: формування сигналу скидання при виявленні неправильних кодів команди і адрес, а також надходження сигналів від модулів контролю напруги живлення і сторожового таймера; обробка та арбітраж програмних і апаратних переривань.  
 - Модулі послідовного обміну представлені універсальним асинхронним інтерфейсом (SCI08), швидкісним синхронним інтерфейсом (SPI08), а також спеціалізованими послідовними інтерфейсами MSCAN08 і BDLC08, застосовуваними в автомобільних системах і системах промислового управління.  
Перші представники цього сімейства з'явилися в 1994р, зараз до складу сімейства входять близько 20 моделей. Нова програма "Власний МК за 7 днів", введена фірмою Motorola в 1996 році, дозволила радикально скоротити цикл розробки нових МК сімейства НС08, що безумовно призведе до його динамічного розвитку.  
  
*Сімейство НС11*  
  
На відміну від відносно спеціалізованих МК "замовних" сімейств, сімейство МС68НС11 містить набір з близько 40 більш універсальних і високопродуктивних мікроконтролерів, орієнтованих як на масові ринки, так і на середнє і дрібне виробництво. Процесорний ядро ​​МК цього сімейства відрізняється підвищеною продуктивністю, що відрізняється від НС05 більш ефективної архітектурою, системою команд, наявністю додаткових методів адресації і можливістю адресувати більший обсяг зовнішньої пам'яті. МК сімейства НС11 містять вбудовану пам'ять різних типів і конфігурацій.  
  
Периферійні функції представлені багатофункціональними таймерами, АЦП (до 12 каналів і 10 розрядів), вбудованим співпроцесором, що прискорює виконання множення і ділення на порядок, ШІМ і ЦАП; послідовними інтерфейсами, контролером ПДП, синтезатором тактовою частоти та іншими функціями. Як і в інших родинах, є велика різноманітність корпусів, а також версії із зниженою напругою живлення і розширеним температурним діапазоном.  
  
Найбільш характерні особливості ЦПУ:  
  
- два 8-бітних або один 16-бітний акумулятор  
- два 16-бітових індексних регістру  
- два програмно керованих режиму зниженого енергоспоживання  
- операції множення 88 і ділення 16/16  
- внутрішня тактова частота до 4 МГц  
ЦПУ деяких моделей сімейства містить вбудований математичний співпроцесор, що виконує 16-бітові операції множення і ділення в 10 разів швидше, ніж процесор. Існують версії МК з програмно керованим значенням тактової частоти на основі ФАПЧ, що дозволяє гнучко управляти енергоспоживанням в залежності від складності обчислювальних задач.

МК сімейства HC11 мають у своєму складі всі типи внутрішньої пам'яті: ПЗП (програмований або масочної), EEPROM, ОЗУ об'ємом до 2К байт. Характерно, що всі МК сімейства НС11 адресують зовнішню пам'ять, причому є версії з немультіплексірованнимі магістралями даних і адреси (НС11F1), а також версії з розширеним до 256К ... 1М адресним простором за допомогою програмованих вибірок зовнішньої пам'яті (HC11Kx).